



Attorney's Docket No.: 10417-105001 / F51-140501M/NS

10/10 306  
GP 2183  
#2  
BT  
4-0202

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Hideo Kondo

Art Unit : Unknown

FEB 04 2002

Serial No. :

Examiner : Unknown

Filed : November 8, 2001

Title : MICROCOMPUTER AND METHOD OF CONTROLLING THE SAME

RECEIVED

Commissioner for Patents,  
Washington, D.C. 20231

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicant hereby confirms his claim of priority under 35 USC §119 from the following application(s):

- Japan Application No. 2000-342849 filed November 10, 2000
- Japan Application No. 2000-342847 filed November 10, 2000
- Japan Application No. 2000-342848 filed November 10, 2000
- Japan Application No. 2000-342846 filed November 10, 2000

A certified copy of each application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

CERTIFICATE OF MAILING BY FIRST CLASS MAIL

I hereby certify under 37 CFR §1.8(a) that this correspondence is being deposited with the United States Postal Service as first class mail with sufficient postage on the date indicated below and is addressed to the Commissioner for Patents, Washington, D.C. 20231.

December 20, 2001

Date of Deposit

Signature

Rose Papetti

Typed or Printed Name of Person Signing Certificate

Applicant : Hideo Kondo  
Serial No. :  
Filed : November 8, 2001  
Page : 2

Attorney's Docket No.: 10417-105001 / F51-  
140501M/NS

Respectfully submitted,

Date: December 20, 2001



Chris T. Mizumoto  
Reg. No. 42,899

Fish & Richardson P.C.  
45 Rockefeller Plaza, Suite 2800  
New York, New York 10111  
Telephone: (212) 765-5070  
Facsimile: (212) 258-2291

30076549.doc

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application:

2000年11月10日

出 願 番 号  
Application Number:

特願2000-342846

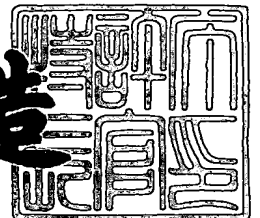
出 願 人  
Applicant(s):

三洋電機株式会社

2001年11月 2日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3095904

【書類名】 特許願

【整理番号】 KIA1000080

【提出日】 平成12年11月10日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 3/00  
G08C 15/06

【発明者】

【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会  
社内

【氏名】 近藤 英雄

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 桑野 幸徳

【代理人】

【識別番号】 100111383

【弁理士】

【氏名又は名称】 芝野 正雅

【連絡先】 0 3 - 3 8 3 7 - 7 7 5 1 法務・知的財産部 東京事  
務所

【手数料の表示】

【予納台帳番号】 013033

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904451

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 マイクロコンピュータ

【特許請求の範囲】

【請求項 1】 ホストとマイクロコンピュータ間のデータ送受信のインターフェースを行う USB インターフェース回路と、電氣的に書き換え及び読み出し可能なプログラム格納用の不揮発性メモリと、前記不揮発性メモリから読み出されるプログラムを実行する CPU と、を備えたマイクロコンピュータであって、

当該マイクロコンピュータの供給者を特定するための識別情報を記憶するための特定のメモリ領域を前記不揮発性メモリ内に設け、USB の初期化時において、前記特定のメモリ領域から読み出された前記識別情報を前記 USB インターフェース回路を介して、ホストに送信することを特徴とするマイクロコンピュータ。

【請求項 2】 前記不揮発性メモリは、書き込み制御プログラムが格納された第 1 のプログラム領域とプログラムデータが書き込まれる第 2 のプログラム領域と有し、前記第 1 のプログラム領域に格納された書き込み制御プログラムに従って、プログラムデータを第 2 のプログラム領域に書き込むことを特徴とする請求項 1 に記載のマイクロコンピュータ。

【請求項 3】 前記識別情報が記憶される前記不揮発性メモリの特定のメモリ領域は、前記第 1 のプログラム領域に隣接して設けられたメモリ領域であることを特徴とする請求項 2 に記載のマイクロコンピュータ。

【請求項 4】 前記ホストはパーソナルコンピュータであることを特徴とする請求項 1、2、及び 3 に記載のマイクロコンピュータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、USB インターフェース回路及びプログラム格納用メモリとして EPROM を内蔵したマイクロコンピュータに関するものであり、特にマイクロコンピュータの供給者を特定するための識別情報を有するマイクロコンピュータに関する。

【 0 0 0 2 】

【従来の技術】

近年、パーソナルコンピュータ等において、周辺デバイスの拡張性の自由度を高めるために、USB (Universal Serial Bus) のサポートが始められている。USBはユーザの利便性を考慮して考案されたシリアルインターフェース規格であって、キーボード、マウス、カメラ、プリンタ、スキャナー、スピーカ等の様々な周辺デバイスとパーソナルコンピュータ等との通信に共通に使用できる。

【 0 0 0 3 】

図4はUSBを利用したパーソナルコンピュータと周辺デバイスとの接続構成例を示す図である。上位のパーソナルコンピュータ100とハブ101との間はUSBケーブルで接続され、さらにハブ101の下位には周辺デバイス102～105が接続され得る。そして、パーソナルコンピュータ100によって周辺デバイス102～105の管理が行われる仕組みになっている。このように、USBは多重スター型のネットワーク構造の双方向通信可能なシリアルバスといえる。

【 0 0 0 4 】

ここで、USBケーブルには4本の信号線が含まれる。その内訳は電源用2本と、データ信号用2本である。データ信号は基本的には差動信号 ( $D^+$ ,  $D^-$ ) として扱われる。また、USBを利用したデータ転送は、転送単位がフレームという概念で時間分割され、そのフレームを積み重ねていくことにより行う。1つのフレームはSOF (Start Of Frame) パケットにより開始する。そして、ホストのパーソナルコンピュータは予めそのフレームの中にスケジューリングされたデータ転送要求トークン (キーボードやカメラからのデータ入力要求や、音声データの出力要求) を順次送出することにより、複数の周辺デバイスとのデータ転送を並行して行う。

【 0 0 0 5 】

なお、USBに関する技術文献として、例えば「Interface」(1997年1月号)、特開平11-205412号公報等がある。

【 0 0 0 6 】

【発明が解決しようとする課題】

ところで、USBの初期化の過程において、ホスト側からデバイスを特定するために各デバイスに対してアドレスデータの割り付けが行われると共に、デバイス側からは、デバイスの供給者を特定するための識別情報（以下、ベンダーIDという）をホスト側へ送信し、ホストにおいてベンダーIDの照合が行われる。このベンダーIDはUIF（USB Implemental Forum）という機関において登録、発行が行われている。したがって、デバイス側でベンダーIDを保持することが必要であったが、そのデバイスに最適な保持方法について従来は十分検討がなされていなかった。

【0007】

そこで、本発明は、供給者を特定するための識別情報を効率的に保持すると共に、ホスト側のベンダーIDの照合を円滑に行えるようにしたマイクロコンピュータを提供することを目的とする。

【0008】

【課題を解決するための手段】

本発明のマイクロコンピュータは、上述した課題を解決するために、ホストとマイクロコンピュータ間のデータ送受信のインターフェースを行うUSBインターフェース回路と、電氣的に書き換え及び読み出し可能なプログラム格納用の不揮発性メモリと、前記不揮発性メモリから読み出されるプログラムを実行するCPUと、を備えたマイクロコンピュータであって、当該マイクロコンピュータの供給者を特定するための識別情報を記憶するための特定のメモリ領域を前記不揮発性メモリ内に設け、USBの初期化時において、前記特定のメモリ領域から読み出された前記識別情報を前記USBインターフェース回路を介して、ホストに送信することを特徴とする。

【0009】

これにより、供給者を特定するための識別情報を効率的に保持すると共に、ホスト側のベンダーIDの照合を円滑に行うことができる。

【0010】

【発明の実施の形態】

次に、本発明の実施形態について図面を参照しながら説明する。図1は、本発明の実施形態に係るマイクロコンピュータの構成を示すブロック図である。

## 【0011】

以下で、マイクロコンピュータ10は8ビット構成として説明する。マイクロコンピュータ10とパーソナルコンピュータ100とは1対の差動信号線によって接続される。そして、USB差動信号( $D^+$ ,  $D^-$ )はマイクロコンピュータ10の端子P1, P2を介して入出力される。20は、端子P1, P2に接続された入出力回路であって、差動入力バッファ21、入力バッファ22, 23及び出力バッファ24, 25から構成されている。ここで、入力バッファ22, 23はUSB差動信号( $D^+$ ,  $D^-$ )の状態が(L, L)となる場合を考慮して設けられている。

## 【0012】

マイクロコンピュータ10に内蔵されたUSBインターフェース回路30は、パーソナルコンピュータ100との間のデータ送受信のインターフェースを行うもので、特にデータ受信時は入出力回路20からのUSB差動信号( $D^+$ ,  $D^-$ )を受けて各種のデータ処理を行う。USB差動信号( $D^+$ ,  $D^-$ )は、USB通信プロトコルに従ったシリアルデータ信号である。

## 【0013】

USBインターフェース回路30は、上記シリアルデータ信号から必要なデータを抽出する。この時、USBインターフェース回路30は当該シリアルデータ信号が如何なる転送フォーマットであるかを判別すると共に、エラー信号処理等を行う。またUSBインターフェース回路30は、上記データ処理が施されたシリアル信号をマイクロコンピュータ100が処理可能な所定形式の平行信号(例えば8ビット構成)に変換する。

## 【0014】

さらに、USBインターフェース回路30は、平行変換された8ビット×4=32ビットのプログラムデータを一時記憶するテンポラリレジスタ31及び制御レジスタ(不図示)を備えている。

## 【0015】



制御レジスタにはパーソナルコンピュータ 1 0 0 がホストとして管理すべき各種データがセットされる。例えば、エニユミュレーションによる USB の初期化の中で、デバイスに割り付けられるアドレスデータがセットされる。

【 0 0 1 6 】

なお、USB インターフェース回路 3 0 はマイクロコンピュータ 1 0 からパーソナルコンピュータ 1 0 0 へのデータ送信時には上記と全く逆のデータ処理（パラレルデータからシリアルデータへの変換等）を行っている。

【 0 0 1 7 】

RAM 4 0 は USB インターフェース回路 3 0 のテンポラリレジスタ 3 1 のデータから逐次転送される 3 2 ビット単位のプログラムデータを一時記憶するために利用される。そして、USB インターフェース回路 3 0 と RAM 4 0 との間のデータ転送を行うために、専用の 3 2 本の信号線が設けられている。RAM 4 0 に蓄積されたプログラムデータが所定量（例えば 1 2 8 バイト）に達すると、1 2 8 バイトのプログラムデータはマイクロコンピュータ 1 0 のバス 4 5 を経由してフラッシュ ROM 5 0 へ転送される。

【 0 0 1 8 】

逆に、フラッシュ ROM 5 0 に書き込まれたプログラムデータを RAM 4 0 へ転送し、その RAM 4 0 内に記憶されたプログラムデータを USB インターフェース回路 3 0 のテンポラリレジスタ 3 1 へ転送することも可能である。

【 0 0 1 9 】

一般に、USB 通信によればパーソナルコンピュータ 1 0 0 から大量のデータがデバイス側に送出されるため、デバイス側には特別のデータバッファを設けることが行われる。

【 0 0 2 0 】

これに対して、本発明ではマイクロコンピュータ 1 0 がデータメモリとして本来有している RAM 4 0 を USB 通信によるデータを一時記憶するために利用するという構成を採ることでデータメモリの有効活用を図っている点も特徴である。

【 0 0 2 1 】

図 2 は、R A M 4 0 及び周辺回路を示すブロック図である。U S B インターフェース回路 3 0 からはアドレス信号 A D R 1、C P U 7 0 からはアドレス信号 A D R 2 が出力され、アドレス選択回路 8 0 に入力される。アドレス選択回路 8 0 はアドレス信号 A D R 1、A D R 2 のいずれかを選択してアドレス指定回路 8 1 に入力する。

## 【 0 0 2 2 】

そして、アドレス指定回路 8 1 の出力はアドレスデコーダ 4 1 に入力され、アドレス信号 A D R 1、A D R 2 のいずれかに応じて同一のデータ領域がアクセス可能に構成されている。

## 【 0 0 2 3 】

上述した構成によれば、R A M 4 0 のデータ領域 4 2 はアドレス信号 A D R 2 が選択された場合は C P U 7 0 がコントロールするデータメモリ領域として利用可能であると共に、アドレス信号 A D R 1 が選択された場合には、U S B インターフェース回路 3 0 からのプログラムデータ（3 2 ビット単位）を一時記憶するためのデータメモリ領域としても利用可能である。すなわち、R A M 4 0 のデータ領域は、C P U 7 0 と U S B インターフェース回路 3 0 の両方からアクセス可能である。

## 【 0 0 2 4 】

ただし、上記のアドレス選択は、パーソナルコンピュータ 1 0 0 とのデータ送受信中については、U S B インターフェース回路 3 0 からのアドレス信号 A D R 1 を選択するように構成されている。これはパーソナルコンピュータ 1 0 0 からのデータ転送が途中で中断できないという U S B の特性に基づくものである。具体的は、U S B インターフェース回路 3 0 のテンポラリレジスタ 3 1 がフル状態になったことを検知する信号に基づいて、マイクロコンピュータ 1 0 はウェイト（待機）状態に自動的に設定される。

## 【 0 0 2 5 】

また、図 1 において、5 0 はフラッシュ R O M であり、U S B 制御プログラム（U S B の初期化プログラム及びプログラムデータの書き込み制御プログラム）が予め書き込まれ、格納された第 1 のプログラム領域 5 3 とパーソナルコンピュ

ータ 1 0 0 からのプログラムデータが R A M 4 0 を経由して書き込まれる第 2 のプログラム領域 5 2 と、に分割されている。

【 0 0 2 6 】

そして、第 1 のプログラム領域 5 3 に隣接してベンダー I D データ領域 5 4 が設けられている。ベンダー I D データ領域 5 4 にはマイクロコンピュータの供給者を特定するための識別情報が含まれている。なお、ベンダー I D データ領域 5 4 はフラッシュ R O M の中であれば、どのアドレス領域に設けられていても良いが、そのアドレスは特定されていなければならない。

【 0 0 2 7 】

6 0 はプログラムカウンタであって、その出力はフラッシュ R O M 5 0 のアドレスデコーダ 5 1 に印加されている。プログラムカウンタ 6 0 の出力値は後に説明するように U S B 通信の状態に応じて、C P U からの命令により所定番地にジャンプする。

【 0 0 2 8 】

すなわち、パーソナルコンピュータ 1 0 0 かのプログラムデータの書き込み時には、プログラムカウンタ 6 0 は第 1 のプログラム領域 5 3 (書き込み制御プログラム) の先頭アドレスである ( F F 0 0 ) 番地にジャンプすると共に、プログラムデータの書き込み後は、第 2 のプログラム領域 5 2 の先頭アドレスである ( 0 0 0 0 ) 番地にジャンプする。そして、C P U 7 0 は、フラッシュ R O M 5 0 から読み出されるプログラム命令に従ってマイクロコンピュータ 1 0 の動作を実行する。

【 0 0 2 9 】

次に、上述したマイクロコンピュータ 1 0 の動作例について図 3 のフローチャートを参照しながら説明する。まず、最初のステップ 2 0 0 では、マイクロコンピュータ 1 0 が U S B ケーブルに接続される。このとき、U S B ケーブルの電源ラインによってマイクロコンピュータ 1 0 に電源が投入されることにより、マイクロコンピュータ 1 0 がパワーオンリセットによりリセットされる。

【 0 0 3 0 】

次に、ステップ 2 0 1 において、プログラムカウンタ 6 0 の値は、第 1 のプロ

グラム領域53（書き込み制御プログラム）の先頭アドレスである（FF00）番地へジャンプする。従って、その後マイクロコンピュータ10は当該書き込み制御プログラムに従って以下の処理を実行する。

【0031】

上記のようにステップ201においてUSBケーブルにマイクロコンピュータ10が接続されると、マイクロコンピュータ10側に設けられたプルアップ抵抗を介して、USB差動信号（ $D^+$ 、 $D^-$ ）が（L，L）から例えば（H，L）へと変化する。パーソナルコンピュータ100はこのUSB差動信号（ $D^+$ 、 $D^-$ ）の変化により、マイクロコンピュータ100がUSBネットワークに接続されたことを検知し、所定時間後にUSBバスリセット信号を発行する。ステップ202では、このUSBバスリセット信号待ち状態である。

【0032】

ステップ203は、USBバスリセット信号を受信したか否かを判定するステップであり、NOと判定された場合には待ち状態を維持する。YESと判定されると、次のステップ204に進む。

【0033】

ステップ204は、エニュミュレーション（Enumeration）によるUSBの初期化を行う。ここで、エニュミュレーションとは、一般にマイクロコンピュータ10とパーソナルコンピュータ100との間でUSBデータの送受信を行うことが可能な環境設定を行うための一連のソフトウェア処理である。

【0034】

エニュミュレーションにより行われる主な処理は、パーソナルコンピュータ100の初期化と、パーソナルコンピュータ100が支配するデバイスにアドレスを割り付ける処理、及びベンダーIDの照合である。ベンダーIDの照合（ステップ204A）において、フラッシュROM50のベンダーIDデータ領域54からベンダーIDが読み出され、USBインターフェース回路30を経由して、パーソナルコンピュータ100へ送信される。パーソナルコンピュータ100側では、そのベンダーIDが正規に登録されているものかどうかを照合する。

【0035】

また、マイクロコンピュータ 1 0 はパーソナルコンピュータ 1 0 0 が割り当てた特定のアドレスを USB インターフェース回路 3 0 内の制御レジスタ（アドレスレジスタ）内に記憶する。これにより、マイクロコンピュータ 1 0 は、USB の初期化後にパーソナルコンピュータ 1 0 0 が送信して来た USB パケット内のアドレスと上記アドレスレジスタ内のアドレスとを照合し、それらが一致した場合にのみ送信されてきた USB データの処理を行う。

## 【 0 0 3 6 】

こうして、USB データの送受信を行うことが可能な環境設定が終了すると、ステップ 2 0 5 ではパーソナルコンピュータ 1 0 0 からフラッシュ ROM に書き込むべきプログラムデータが USB 差動信号データ（ $D^+$ 、 $D^-$ ）の形で入力されてくる。

## 【 0 0 3 7 】

ステップ 2 0 6 ではこの入力された USB 差動信号データ（ $D^+$ 、 $D^-$ ）を USB インターフェース回路 3 0 によってデータ処理する。このデータ処理内容は上述した通りであるが、シリアルデータ（8 ビット×4）を所定の平行データ（3 2 ビット）に変換するのがその主な処理である。

## 【 0 0 3 8 】

ステップ 2 0 7 では、USB インターフェース回路 3 0 から RAM 4 0 へ平行変換されたプログラムデータが書き込まれる。そして、RAM 4 0 へ書き込まれたプログラムデータ量が所定量（例えば 1 2 8 バイト）に達すると、この所定量を単位として RAM 4 0 からバス 4 5 を介してフラッシュ ROM 5 0 の第 2 のプログラム領域 5 2 へ書き込みが開始される（ステップ 2 0 8）。これはフラッシュ ROM 5 0 が複数ブロックに分割されており、1 2 8 バイトをブロックとして構成されていることによる。したがって、RAM 4 0 のデータの蓄積量はフラッシュ ROM 5 0 のブロック構成に応じて適宜に選択可能である。

## 【 0 0 3 9 】

ここで、実際には USB インターフェース回路 3 0 から RAM 4 0 へ平行変換されたプログラムデータの書き込み動作と、RAM 4 0 からフラッシュ ROM 5 0 への書き込み動作は並行して行われるために、高速書き込みが実現される

## 【 0 0 4 0 】

ステップ 2 0 8 において、フラッシュROMへの書き込みが開始されるがこれには所定の時間を要する。そこで、ステップ 2 0 9 ではマイクロコンピュータ 1 0 はソフト的にNACK状態にセットされる。これはUSBパケットのハンドシェイク・パケットの一種であって、ホストであるパーソナルコンピュータ 1 0 0 からのデータを受け付けることができないことを知らせるためにパーソナルコンピュータ 1 0 0 へ返される。

## 【 0 0 4 1 】

そして、ステップ 2 1 0 では書き込み終了か否かを判定する。その判定結果がNOであれば、NACK状態を維持する。その判定結果がYESであれば、ACK状態にセットされ、ACKはマイクロコンピュータ 1 0 側でデータを受け付け可能であることを知らせるためにパーソナルコンピュータ 1 0 0 へ返される。

## 【 0 0 4 2 】

そして、次のステップ 2 1 2 ではフラッシュROM 5 0 へのプログラムデータの書き込みが全て終了したかを判定する。その判定結果がNOであれば、ステップ 2 0 4 へ戻り、残余のプログラムデータの書き込みを続行する。ここで、プログラムデータの書き込みはブロック（ページ）単位（例えば 1 2 8 バイト）で行われるため、全部のページが書き込まれるまでこの処理は繰り返される。

## 【 0 0 4 3 】

判定結果がYESの場合には、プログラムカウンタ 6 0 の値は第 2 のプログラム領域 5 2 の先頭アドレスである（0 0 0 0）番地にジャンプする。

## 【 0 0 4 4 】

そして、マイクロコンピュータ 1 0 はパーソナルコンピュータ 1 0 0 から供給されたプログラムデータを読み出し、CPU 7 0 は解読されたプログラム命令に基づいてマイクロコンピュータの動作を実行開始する。

## 【 0 0 4 5 】

なお、上述した実施形態では、パーソナルコンピュータ 1 0 0 からマイクロコンピュータ 1 0 のフラッシュROM 5 0 に対してプログラムデータを書き込む場

合について説明したが、フラッシュROM50に書き込まれたプログラムデータを読み出して、パーソナルコンピュータ100へ送り返し、ベリファイを行うことも可能である。その場合には、データ処理の順序は上述したものと逆の順序となる。

【0046】

すなわち、フラッシュROM50から読み出されたプログラムデータはRAM40に一時記憶された後、USBインターフェース回路30へ逐次転送される。そして、USBインターフェース回路30では書き込みの際とは逆のデータ処理を施し、パラレルデータを所定のシリアルデータに変換後、USBケーブルを介してパーソナルコンピュータ100へ送出する。

【0047】

また、上述した実施形態では初期状態においてプログラムデータを書き込むべき第1のプログラム領域が空状態であるが、これに限定されることなくプログラムのバージョンアップに伴うプログラムの書き換えも同様に適用することができる。

【0048】

【発明の効果】

本発明によれば、マイクロコンピュータの供給者を特定するための識別情報（ベンダーID）を記憶するための特定のメモリ領域をマイクロコンピュータに内蔵された不揮発性メモリ内に設け、USBの初期化時にそのメモリ領域から読み出された識別情報をホストに送信するようにしたので、当該識別情報を効率的に保持することができると共に、ホスト側での識別情報の照合が円滑に行われる。

【図面の簡単な説明】

【図1】

本発明の実施形態に係るマイクロコンピュータを示すブロック図である。

【図2】

本発明の実施形態に係るマイクロコンピュータのRAM及び周辺回路を示すブロック図である。

【図3】

本発明の実施形態に係るマイクロコンピュータ 1 0 の動作例を示すフローチャートである。

【図 4】

U S B を利用したパーソナルコンピュータと周辺デバイスとの接続構成例を示す図である。

【符号の説明】

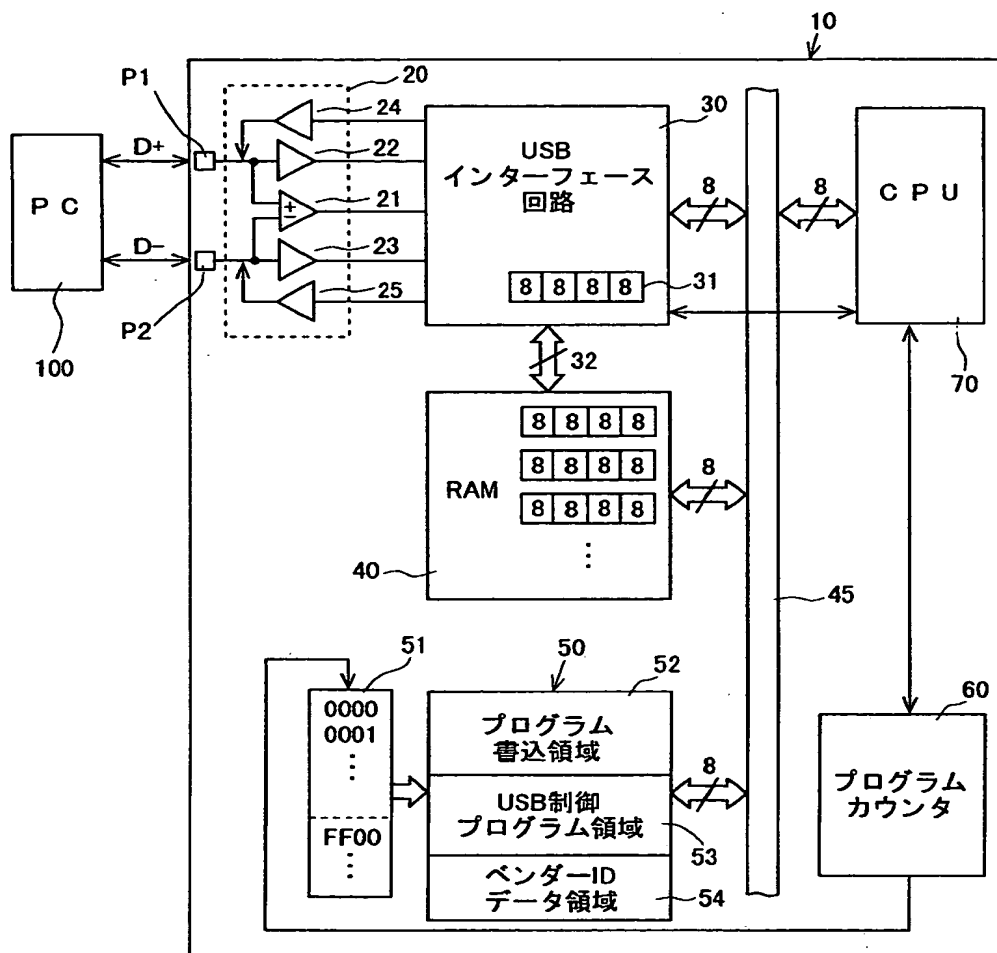
- 1 0     マイクロコンピュータ
- 2 0     入出力回路
- 3 0     U S B インターフェース回路
- 4 0     R A M
- 4 5     バス
- 5 0     フラッシュ R O M
- 5 1     アドレスデコーダ
- 5 2     第 2 のプログラム領域
- 5 3     第 1 のプログラム領域
- 6 0     プログラムカウンタ
- 7 0     C P U



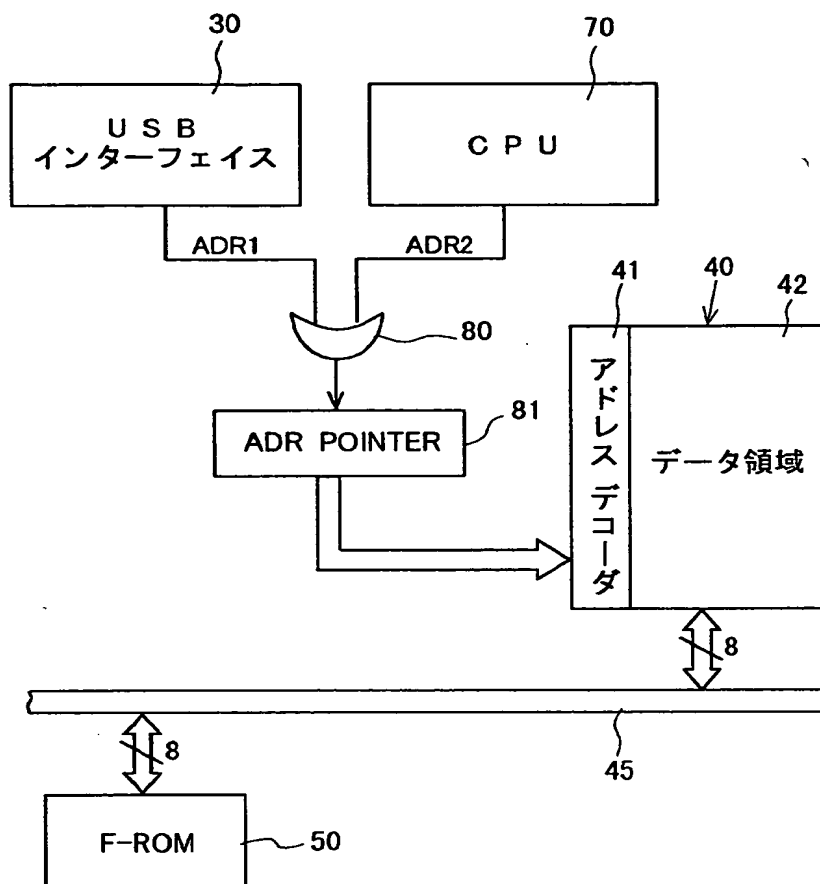
【書類名】

図面

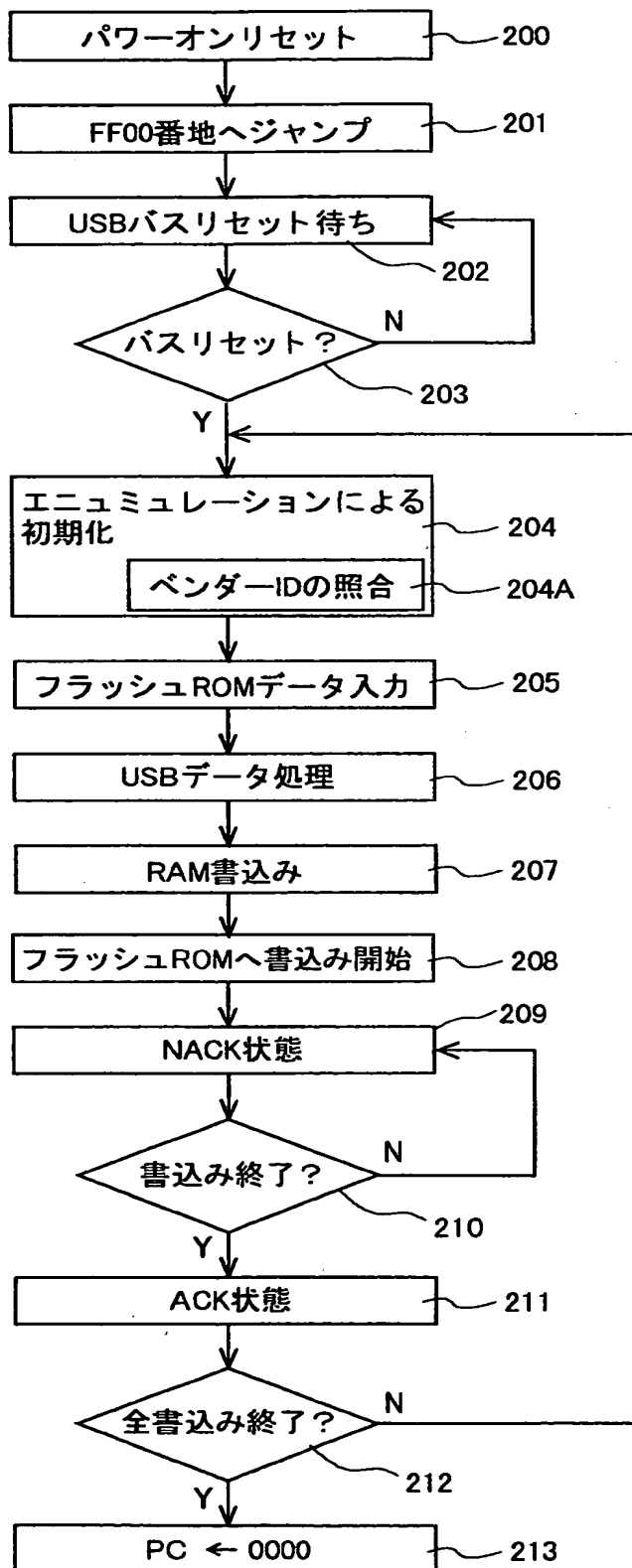
【図 1】



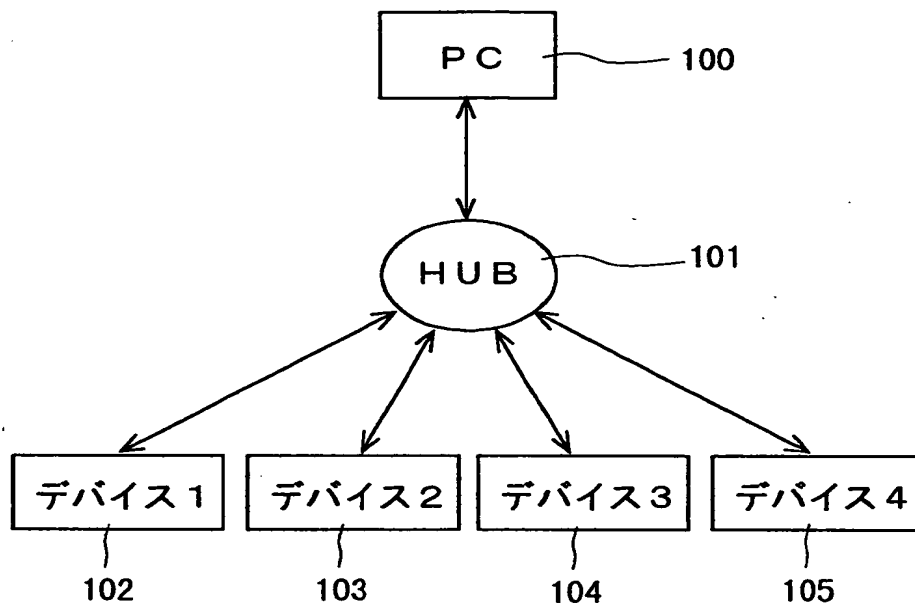
【図 2】



【図 3】



【図 4】



【書類名】 要約書

【要約】

【課題】 マイクロコンピュータ側でベンダーIDを効率的に保持することができると共に、ホスト側での識別情報の照合を円滑に行うようにする。

【解決手段】 マイクロコンピュータ10の供給者を特定するためのベンダーIDを記憶するためのベンダーIDデータ領域54をフラッシュROM50内に設け、USBの初期化時において、ベンダーIDデータ領域54から読み出されたベンダーIDをUSBインターフェース回路30を介して、パーソナルコンピュータ100に送信する。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号  
氏 名 三洋電機株式会社